

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-285482

(43)Date of publication of application : 12.10.2001

(51)Int.Cl. H04M 3/30
H04L 12/02
H04L 29/14
H04M 3/00
H04M 3/26

(21)Application number : 2000-090614

(71)Applicant : FUJITSU LTD

(22)Date of filing : 29.03.2000

(72)Inventor : OTSUKA MASAO

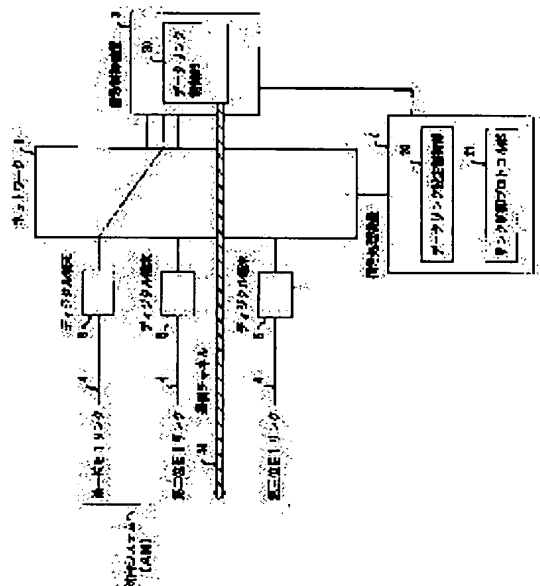
(54) PHYSICAL LINK VERIFICATION CONTROL SYSTEM

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a physical link verification control system that executes a link verification procedure from one of two systems consisting of an access network containing subscribers provided with the V5.2 interface and of an exchange to the other and efficiently controls confirmation of the normality of a physical connection state of an E1 link so as to disconnect an abnormal resource.

SOLUTION: On the occurrence of a start request of a link verification procedure in either of the two systems consisting of the access network and the exchange, the link verification procedure is executed through communication of a control signal when a 7-th bit denoting a link state of an opposite party on a time slot 0 as to the E1 link being the object of verification is discriminated and only when the bit indicates a value denoting a usual operating state, and the link verification procedure is stopped so as to set the link to be an operating state when the bit indicates a value not depicting the usual operating state as its control.

本発明の原理構成



LEGAL STATUS

[Date of request for examination]

05.11.2004

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision]

of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-285482

(P2001-285482A)

(43) 公開日 平成13年10月12日 (2001. 10. 12)

| (51) Int.Cl. ⁷ | 識別記号 | F I | テーマコード (参考) |
|-------------------------------|------|---------------|-------------------|
| H 0 4 M 3/30 | | H 0 4 M 3/30 | 5 K 0 1 9 |
| H 0 4 L 12/02 | | 3/00 | C 5 K 0 3 0 |
| 29/14 | | 3/26 | G 5 K 0 3 5 |
| H 0 4 M 3/00 | | H 0 4 L 11/02 | Z 5 K 0 5 1 |
| 3/26 | | 13/00 | 3 1 5 Z 9 A 0 0 1 |
| 審査請求 未請求 請求項の数 7 O L (全 27 頁) | | | |

(21) 出願番号 特願2000-90614(P2000-90614)

(22) 出願日 平成12年 3 月29日 (2000. 3. 29)

(71) 出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中 4 丁目 1 番
1 号

(72) 発明者 大塚 雅夫

神奈川県川崎市中原区上小田中 4 丁目 1 番
1 号 富士通株式会社内

(74) 代理人 100094662

弁理士 穂坂 和雄 (外 2 名)

F ターム (参考) 5K019 AA02 AC09 BA52 CB10 EA27

5K030 JA01 JA02 JL08 JT01 LB02

5K035 BB04 DD01 EE08

5K051 AA09 HH01 HH16 LL01

9A001 CC06 CC07

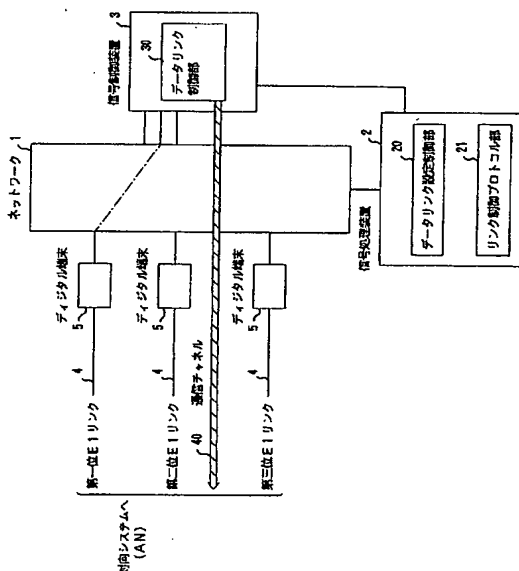
(54) 【発明の名称】 物理リンク検証制御方式

(57) 【要約】

【課題】本発明は V 5. 2 インタフェースを備えた加入者を収容したアクセスネットワークと交換機の 2 つのシステムの間から他方へのリンク検証手順の実行による物理リンク検証制御方式に関し、E 1 リンクの物理的接続状態の正常性を確認する制御を効率的に行い異常なリソースの切離しを可能にすることを目的とする。

【解決手段】アクセスネットワークと交換機の 2 つのシステムのいずれか一方でリンク検証手順の開始要求が発生すると、検証対象となる E 1 リンクについて事前にタイムスロット 0 上の相手方からのリンク状態を表示する第 7 ビットを判定して、通常の使用状態を表す値である時だけ制御信号のやりとりによるリンク検証手順を実行し、通常の利用状態を表さない値であるとリンク検証手順を取りやめて、当該リンクを使用可能状態として設定する制御を行うよう構成する。

本発明の原理構成



【特許請求の範囲】

【請求項 1】 V5. 2 インタフェースを備えた加入者を収容したアクセスネットワークと交換機の 2 つのシステム的一方から他方へのリンク検証手順の実行による物理リンク検証制御方式において、前記 2 つのシステムのいずれか一方でリンク検証手順の開始要求が発生すると、それぞれ検証対象となる E1 リンクについて事前にタイムスロット 0 上の相手方からのリンク状態を表示する第 7 ビットを判定し、通常の運用状態を表す値である場合にだけリンク検証の開始要求の制御信号を対向するシステムに送信することを始めとするリンク検証手順を実行し、前記以外（通常の運用状態を表さない値）になっているとリンク検証手順を取りやめて、当該リンクを使用可能状態として設定する制御を行うことを特徴とする物理リンク検証制御方式。

【請求項 2】 請求項 1 において、前記検証対象となる E1 リンクについての事前のタイムスロット 0 上の相手方からのリンク状態を表示する第 7 ビットの判定を一定時間において行い、通常の運用状態を表さない値である判定が連続して得られると、リンク検証手順を取りやめて当該リンクを使用可能状態として設定することを特徴とする物理リンク検証制御方式。

【請求項 3】 請求項 2 において、前記 E1 リンクのタイムスロット 0 上の第 7 ビットの判定結果が前記一定時間周期で連続的に通常の運用状態を表さない値であると、リンク検証手順の解放を指示する制御信号を対向するシステムに送出し、対向するシステムがこれを検出して前記第 7 ビットを当該リンクが通常の運用状態であることを表す値に復旧するとリンク検証手順を実行することを特徴とする物理リンク検証制御方式。

【請求項 4】 請求項 3 において、前記リンク検証手順の解放を指示する制御信号を対向するシステムに送出した後、前記第 7 ビットの判定を前記一定時間周期で行って、通常の運用状態を表さない値であることが判別されると再度前記リンク検証手順の解放を指示する制御信号を対向するシステムに送出して、前記 E1 リンクのタイムスロット 0 上の第 7 ビットを判定して、通常の運用状態を表さない値であると検証手順をとりやめ当該 E1 リンクを使用可能状態として設定し、通常の運用状態を表す値であると当該 E1 リンクについて検証手順を実行することを特徴とする物理リンク検証制御方式。

【請求項 5】 V5. 2 インタフェースを備えた加入者を収容したアクセスネットワークと交換機の 2 つのシステム的一方から他方へのリンク検証手順の実行による物理リンク検証制御方式において、前記 2 つのシステムのいずれか一方から対向するシステムへのリンク検証手順の実行中にリンク検証の解放を指示する制御信号を送出した時に、第 7 ビットを判定して値が通常の運用状態を表さない場合、再度リンク検証の解放を指示する制御信号を対向するシステムに送出することにより、対向シ

テムにおいて第 7 ビット値を 1 に設定する契機を与えることを特徴とする物理リンク検証制御方式。

【請求項 6】 請求項 5 において、前記リンク検証手順の実行中にリンク検証の解放を指示する制御信号を送出した時に、第 7 ビット値の判定結果がリンクの通常の運用状態を表さない場合、当該 E1 リンクを使用不可能として設定することを特徴とする物理リンク検証制御方式。

【請求項 7】 V5. 2 インタフェースを備えた加入者を収容したアクセスネットワークと交換機の 2 つのシステム的一方から他方へのリンク検証手順の実行による物理リンク検証制御方式において、前記 2 つのシステムのいずれか一方は、リンク検証手順の実行と関係なく、周期的に検証対象となる E1 リンクのタイムスロット 0 上の相手方からのリンク状態を表示する第 7 ビットを判定して、通常の運用状態を表す値である場合にリンク検証の解放を指示する制御信号を送出し、当該 E1 リンクの正常性を確認することを特徴とする物理リンク検証制御方式。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は加入者側のアクセスネットワーク（AN: Access Network）と交換機（LE: Local Exchange）間の通信制御方式である V5.2 インタフェースの物理リンク検証制御方式に関する。

【0002】公衆通信サービスを提供するネットワークは、交換機を境として加入者電話機を接続する加入者系と交換機間を接続する中継系とに区分される。加入者系のネットワークをアクセスネットワーク（AN: Access Network）と呼ばれるが、近年この部分のデジタル化が進みつつあり、交換局から加入者宅の近くまで光伝送路や無線等のデジタル回線で接続し、そこから電話機までを従来のアナログ回線で接続して、伝送路の敷設、保守を容易にして、多様な通信サービスに対応可能にするようにしている。ところが、電話機はアナログインタフェースであり、従来の交換機は直接アナログ信号を制御している場合、交換機から 48V の電圧をかけて、流れる電流を監視して受話器のオンフック、オフフックを検出し、着信時にベルを鳴らすための交流を交換機から送出しており、このような信号を直接デジタル回線に送することはできない。

【0003】すなわち、加入者線をデジタル回線するには交換機と加入者系のアクセスネットワークとの間で、電話機を制御するための制御プロトコルを新たに規定する必要がある。そのためにヨーロッパの通信標準化機関である ETSI（European Telecommunication Standard Institute）が制定した信号方式の規格が V5 インタフェースとして呼ばれるものである。その中の交換機とアクセスネットワークの間を 1 本の多重化リンクで、加入者とタイムスロットとを固定したインタフェースが

V5. 1 インタフェースと呼ばれ、交換機とアクセスネットワークの間を複数本の多重化リンクで接続し、加入者とタイムスロットの関係を固定しないインタフェースが V5. 2 と呼ばれ、それぞれ国際電気通信連合の電信・電話 (ITU-T: International Telecommunication Union-Telegraph and Telephone) グループで G.964 (V5.1) と G.965 (V5.2) としてそのままの形で採択されている。

【0004】本発明はその V5. 2 インタフェースについての物理リンク検証制御方式に関する。

【0005】

【従来の技術】図 14 は V5. 2 インタフェースの基本構成図であり、ETSI で制定した ETS300 347-1 の V5. 2 インタフェースとして規定され、ITU-T で G.965 として標準化されている。

【0006】図中、80 は一方が加入者側の装置としてアナログ電話機、ISDN の端末 (2B+D の速度の基本インタフェースサービス (BRI) 対応の端末、及び 1 次群速度インタフェース (PRI) である 2,048 Kbps (または 1.5 Mbps) に対応する端末) を多数收容し、他方が交換機側と複数本の時分割多重のリンクで接続するアクセスネットワーク (Access Network: AN と略して表示される)、81 は一方が AN80 と複数の時分割多重のリンクで接続され、他方が他の交換機と接続される交換機 (Local Exchange: LE と略して表示される)、82 は最大 16 本の複数本の物理リンクから成る時分割多重の 2,048 Kbps リンク (これを E1 リンクという) であり、図の例は 16 本の E1 リンクを備える。

【0007】また、各 E1 リンクは、後述する図 15 に示すように 32 個のタイムスロット (TS0~TS31 で表す) で構成され、その中の TS0 は標準化された規格によりマルチフレーム構成で、AN80 と LE81 間で各種の制御信号を送受信する。V5. 2 インタフェースでは AN80 と LE81 はそれぞれ集線機能を備え、E1 リンク内のチャネル (タイムスロット) と加入者は固定的に対応しているのではなく、通話毎に空きチャネルを選んで接続するため、一つの V5. 2 インタフェースに收容可能な加入者数には原理的な制限はない。各 E1 リンクにはそれぞれを検証 (識別) するためのリンク ID 情報が付与されている図 15 は E1 フレーム構成と TS0 情報の定義を示す。

【0008】E1 リンクは図 15 の A. に示すように、TS0~TS31 の合計 32 個のタイムスロット (TS) から成り、フレーム 0~フレーム 15 の合計 16 フレームのマルチフレーム構成を備え、タイムスロット TS0 のビット 1~8 により当該 E1 リンクに関する各種の状態・監視情報を転送する。図 15 の B. に TS0 のビット 1~8 の各フレーム番号毎の情報定義を示す。この中の C1, C2, C3, C4 は CRC (Cyclic Redund

ancy Check) の 4 ビットを表し、フレーム番号 0~7 までのサブマルチフレームに対する CRC の 4 ビットと、フレーム番号 8~15 までのサブマルチフレームに対する CRC の 4 ビットが 2 フレーム毎にビット 1 の位置に設定される。また、ビット 1 の位置の「E」は CRC エラー表示ビット、ビット 3 の位置の「A」は遠隔警報指示を表すビットである。偶数のフレーム番号のビット 2~8 にはフレーム整列用の信号パターンである「0011011」が設定されている。また、奇数のフレーム番号のビット 4~8 には Sa4~Sa8 の 4 ビットの状態・監視用の各種信号が設定され、Sa7 ビットは対向システムからの E1 リンクについての問合せ (FE-IDReq) に対して応答するために使用されるビットである。

【0009】図 16 は V5. 2 インタフェースの機能を示す。V5. 2 インタフェースには、AN-LE 間を接続する E1 リンクの状態制御を行うための通信プロトコルとしてリンク制御プロトコル (Link Control Protocol) が規定されている。図 16 には、通信プロトコル種別に対応して目的・機能が示されており、最初の PSTN (Public Switched Telephone Network の略) プロトコルは、アナログ呼の接続制御の信号である。次のコントロールプロトコルは、システムの立ち上げ、ISDN 呼の制御、加入者の閉塞等のアクセスネットワーク (AN, 以下単に AN という) に收容する加入者状態の制御や、LE と AN の状態を制御する機能を備える。BCC (Bearer Channel Control) プロトコルは LE-AN 間のベアラチャネルの状態を制御 (通話路の接続制御) する機能を備え、プロテクションコントロール (Protection Control) は LE-AN 間の制御チャネル (現用と予備の 2 つのチャネルがある) の切り替え制御の機能である。また、リンク制御プロトコル (Link Control Protocol) は、E1 リンクの閉塞、E1 リンクの整合等の LE-AN 間 E1 リンクの状態を制御する機能である。

【0010】このリンク制御プロトコルには、AN-LE 間の実装 E1 リンクの接続正常性を検証するための制御手順として、リンク検証 (または識別) 手順 (Link Identification Procedure) が含まれており、この手順には AN-LE 間において、その一方から他方に対し予め定義された制御信号を送受信することにより E1 リンクの物理的接続状態の正常性を確認する検証制御方式が規定されている。このリンク検証手順が成功裏に完了した E1 リンクは使用可能状態とし、リンク検証手順が失敗した E1 リンクは使用不可能状態とされ、以下に成功例、失敗例について図 17、図 18 で説明する。なお、図 17、図 18 に示す例のリンク検証手順は、LE 側で開始しているが、当然 AN 側から開始することができる。

【0011】図 17 はリンク検証手順の成功列を示す。この検証手順は上記図 14 に示す E1 リンクの ID=250 (第 16 位について行われる。最初に LE 側は対向

するANに対してリンク検証手順 (Link Identification procedure) 開始要求の宣言を行なう。すなわち、LEからANに対してFE-IDReq (Link ID = 250) という制御信号を送信する (図17のa)。なお、FE-IDReqはFunctionElement link Identification Requestを表す。これによりLEは検証中の状態となる。この時検証を要求したリンク識別番号は「250」であり、FE-IDReqを受信したANは、該当するリンク識別番号250がこのANのE1リンクとして実装されているならば、本信号内で指定されたリンクID (この例では250) に合致するE1リンクのTS0上のSa7ビット値を0に設定し (図17のb)、FE-IDAckをLEに返信する (図17のc)。

【0012】LEは送信したFE-IDReqに対してANからFE-IDAck (Function Element link Identification Acknowledge) が返信された際、当該E1リンクのTS0上のSa7ビット (第7ビット) の値を確認し、0であればこのE1リンク (ID=250) がAN-LE間において正常に接続されていて使用可能と判断し、リンク検証手順 (Link Identification Procedure) が成功裏に完了したものとみなし、識別番号250のリンクについての検証完了 (解放) を指示するFE-IDRel (Link ID = 250) の制御信号をANに送信する (図17のd)。なお、FE-IDRelはFunction Element link Identification Release requestを表す。これを受け取ったANは、当該E1リンク (Link ID = 250) のタイムスロットTS0上のSa7ビット値を1に設定し、これがLEに送られる (図17のe)。

【0013】図18はリンク検証手順の失敗例を示す。この場合、上記図17と同様に最初にLE側から対向するANに対してFE-IDReq (Link ID = 250) を送信する (図18のa)。その後LEがANからのFE-IDAckを受信した時 (図18のc)、当該ID=250のE1リンクのTS0上のSa7ビットの値を確認した結果が1となっているため (図18のb)、当該E1リンクがAN-LE間において正常に接続されていないとLEにおいて判断する。この場合、リンク検証手順 (Link Identification procedure) が失敗と見なし、検証機能の開放を指示するFE-IDRelをANに送信する (図18のd)。この場合、当該E1リンク (Link ID = 250) のタイムスロットTS0上のSa7ビット値のは同じ1のままである (図18のe)。

【0014】図19にリンク検証手順が失敗する原因となる接続例を示す。上記図18に示すようにリンク検証手順 (Link Identification procedure) が失敗する原因として図19に示す接続例が考えられる。この場合、LE側における第2位 (2番目を表すE1リンク#2) E1リンク (リンクID=200) と第16位 (#16) E1リンク (リンクID=250) の接続が対向するANとの間で交差して接続されて、矛盾していることか

ら、LE側で第16位E1リンク (リンクID=250) に対してリンク検証手順を実行すると、対向するAN側でリンクID=250に該当するE1リンクに対してリンク検証手順を動作させても、LE側において対応するE1リンクが第2位E1リンク (リンクID=200) となり、結果的にこの手順は失敗となる。

【0015】

【発明が解決しようとする課題】上記したように、従来のV5.2インタフェースにおける、リンク検証手順 (Link Identification procedure) は、アクセスネットワーク (AN) と交換機 (LE) の各々において独立に実施され、しかも相互に対等な手順が実行されるが、次のような課題があった。

【0016】すなわち、検証対象のE1リンクについて、FE-IDReq受信側において当該E1リンクのタイムスロットTS0のSa7ビット値を常時0と設定している場合、リンク検証手順が成功裏に完了することになってしまい、物理的接続状態の正常性が確認できないという問題があった。

【0017】また、FE-IDRelの受信側において、当該E1リンクのタイムスロットTS0上のSa7ビット値は該信号受信により1に設定することになっているが、FE-IDReq送信側ではこの確認をとるようになっていないため、Sa7ビットが1に設定されないにも係わらず該E1リンクを使用可能と見なし、AN-LE間でE1リンク状態が矛盾する可能性があった。

【0018】本発明はV5.2インタフェースにおいてE1リンクの物理的接続状態の正常性を確認する制御を効率的に行うこと及び異常なリソースの切離しを可能にすることができる物理リンク検証制御方式を提供することを目的とする。

【0019】

【課題を解決するための手段】図1は本発明の原理構成を示す図であり、LE (交換機) のシステムの構成を示しこのLEとV5.2インタフェースで接続された対向システムであるANは図示省略されている。図中、1は通話路の交換を行うネットワーク、2はネットワークの制御や、データリンクの設定制御及びリンク制御プロトコル処理等を行う信号処理装置、3は各E1リンクのV5.2インタフェースによるAN (アクセスネットワーク) -LE間を接続するE1リンクの状態制御を行う上記図15に示す機能を実現するための信号制御装置、4はそれぞれが各ディジタル端末と対向システム (図示省略されたAN) との間で制御信号及び情報信号を時分割多重により伝送する複数個設けられたV5.2インタフェースのE1リンク、5はそれぞれ対応するE1リンクに接続された複数個設けられたディジタル端末である。また、信号処理装置2内にはデータリンク設定制御部20及びリンク制御プロトコル部21が備えられ、信号制

御装置 3 内にはデータリンク制御部 30 が設けられている。また、各 E1 リンクは 32 のタイムスロットを備え、タイムスロット TSO はマルチフレームにより制御・監視信号を送送すると共に当該 E1 リンクの状態を表す信号 (Sa7 ビット) も伝送し、第一位あるいは第二位の E1 リンク上のタイムスロット TS16 には V5、2 インタフェースによる E1 リンク検証手順による制御信号を送送する通信チャンネル 40 が設けられる。

【0020】LE と AN 間の制御情報の送受は、信号制御装置 3 の 1 端子と、ネットワーク 1 を介してデジタル端末 5 の E1 リンク 4 上の 1 タイムスロット (TS16) とを接続することにより形成される通信チャンネル 40 上で行われる。通信チャンネル 40 は自 LE 内の信号処理装置 2 内のデータリンク設定制御部 20 が、信号制御装置 3 内のデータリンク制御部 30 を駆動して、対向 AN との間にデータリンク確立を行うことにより形成される。

【0021】本発明による物理リンク検証制御方式は、信号処理装置 2 のリンク制御プロトコル部 21 の制御により信号制御装置 3 を経由した通信チャンネル 40 を使用して実行され、以下の (1) ~ (8) の各制御内容を説明する。なお、この制御は図 1 に示す LE のリンク制御プロトコル部 21 の制御により実行されるが、これと同様の構成を備える対向する AN (アクセスネットワーク) 側で実行することもできる。

【0022】(1) LE (図 1 に示すシステム) において、リンク検証手順を実行する場合、信号処理装置 2 のリンク制御プロトコル部 21 において、検証対象の識別番号 (ID) を持つ E1 リンクについて事前にその TSO 上の第 7 ビット (以下、Sa7 ビットという) を判定し、その値が 1 になっている場合 (当該リンクが通常の運用状態であることを表す) には、リンク検証手順を実行するが、その値が通常の運用状態を表さない 0 になっている場合は、FE-IDRe q の送出を始めとする一連の検証手順を実施しないように制御する。この時、Sa7 ビット値が 0 であることは、対向するシステム (図 1 の例では図示省略された AN) がこのリンク検証手順の機能そのものを具備していないことが考えられ、その場合はリンク検証手順を実行する意味がない。従って、Sa7 が最初から 0 の場合は、リンク検証手順を実施しないことで不必要なリンク検証手順の実行を回避することができる。

【0023】(2) 上記の (1) の Sa7 ビットの判定を周期的に行って、値が 0 である場合は、次の周期に再度同様の判定を行い、値が 1 であればリンク検証手順を実行する。これは、対向するシステムの動作状態によっては、この E1 リンクの Sa7 ビット値が 1 に復旧する可能性があり、その場合はリンク検証手順を実行する意義があり、周期的な判定によりその可能性を高めることができる。

【0024】(3) 上記 (2) の Sa7 ビットの判定を周期的に行った時に、連続的に 0 である場合、FE-IDRe l (リンク検証完了) を対向するシステム (図 1 の例では図示省略された AN) に送出する。対向するシステムによっては、この FE-IDRe l の受信により当該 E1 リンクの Sa7 ビット値が 1 に復旧する可能性がある。この場合、上記 (2) より更に、リンク検証手順を実行できる可能性を高めることができる。

【0025】(4) 上記 (3) の FE-IDRe l (リンク検証完了) を対向するシステムへの送出後に、当該 E1 リンクの Sa7 ビットを判定し、値が 0 となっている場合に再度、FE-IDRe l を対向するシステムに送出する。この二度目の FE-IDRe l 送出後に Sa7 ビットを判定した値が 0 となっている場合には、上記の (1) ~ (3) の手順により Sa7 ビットの値を判定する。これにより、上記の (3) の場合より更にリンク検出手順の可能性を高めることができる。

【0026】(5) リンク検証手順実行中に、FE-IDRe l の送出後に、当該 E1 リンクの Sa7 ビットを判定し、値が 0 になっていると、再度 FE-IDRe l を対向するシステムに送出する。この場合、上記の (3) と同様に、FE-IDRe l 受信により当該 E1 リンクの Sa7 ビットの値が 1 に復旧する可能性がある。これにより、AN-LE 間の E1 リンク状態の整合性を高めることができる。

【0027】(6) 上記の (5) により、連続的な FE-IDRe l の送出を実施したにもかかわらず Sa7 ビットの判定結果が 0 である場合は、当該 E1 リンクを使用不可能状態にする。これにより、適度な復旧手順の試行と適切な障害リソースの切離しを提供するものである。

【0028】(7) リンク検証手順に実行要否とは無関係に、周期的に Sa7 ビットを判定し値が 1 となっている場合は、FE-IDRe l を送出する。これにより当該 E1 リンクの正常性を高める。

【0029】また、上記の (1) ~ (7) の制御信号は、ETS300 347-1 の V5、2 インタフェースに定められるものである。

【0030】

【発明の実施の形態】図 2 は実施例のハードウェア構成を示す。図中、2、20、21、3、30、40、5 は上記図 1 の同じ符号の各部に対応し、2 は信号処理装置、20 はデータリンク設定制御部、21 はリンク制御プロトコル部、3 は信号制御装置、30 はデータリンク制御部として設けられた LAPV5-DL 制御部 (リンクアクセスプロトコル V5 データリンク制御部)、40 はタイムスロット 16 (TS16) による制御信号を送送する通信チャンネル、5 はデジタル端末である。リンク制御プロトコル部 21 内の 21a はリンク検証手順実行制御部、21b はタイムスロット 0 の第 7 ビットの値を監視する TSO Sa7 状態監視制御部、21c は各 E

1 リンクの S a 7 ビットによる使用可否の判別結果である E 1 リンク使用可否情報の格納部である。

【0031】信号処理装置 2 は、信号制御装置 3 内のデータリンク制御部 30 を駆使して、データリンク設定制御部 20 によりデータリンク確立手順を制御し、リンク検証手順実行制御部 21 a は L E と A N との間でリンク検証手順を実施し、T S O S a 7 状態監視制御部 21 b がデジタル端末 5 に収容される検証対象 E 1 リンクの奇数フレーム上のタイムスロット 0 (T S O) の S a 7 ビットの値 (上記図 15 の B. 参照) を確認し、E 1 リンク使用可否情報の格納部 21 c に格納され、その内容はリンク検証手順実行制御部 21 a により参照・更新される。

【0032】信号制御装置 3 は、信号処理装置 2 からの要求に従い、L A P V 5-D L 制御部 (リンクアクセスプロトコル V 5 データリンク制御部) 30 により通信チャネル 40 を形成するために該端子に A N との間で次の 30 a ~ 30 e のデータリンク確立を行う。

【0033】30 a : P S T N D L (P S T N 信号用データリンク)

30 b : Control D L (制御プロトコル用データリンク)

30 c : B C C D L (ベアラチャネル制御用データリンク)

30 d : Link Control D L (リンク制御プロトコル用データリンク)

30 e : Protection D L (プロテクションプロトコル用データリンク)

本発明では、上記のデータリンクの内でタイムスロット 16 (T S 16) を用いた通信チャネル 40 上に確立されるリンク制御プロトコル用データリンク 30 d を使用して各種制御情報を A N との間で送受信する。

【0034】図 3 は E 1 リンク使用可否情報の構成であり、上記図 2 の格納部 21 c に格納された情報である。E 1 リンク使用可否情報は、E 1 リンク識別番号 (リンク I D) 毎に、使用可否の状態情報、S a 7 ビットの判定結果、S a 7 ビットの判定回数、実施可能か実施不可の何れであるかを表す検証実施の可否、検証が実施済みか未実施かを表す検証実行状態、検証が成功か失敗かを表す検証結果の履歴名の情報とで構成される。なお、S a 7 ビット判定回数は、S a 7 ビットの判定動作 A c k を受けた時と、解放した後の 2 回行なわれ、この S a 7 ビット判定回数としてその累計値が設定される。

【0035】上記図 2 のリンク検証手順実行制御部 21 a は、手順実施により状態が更新される毎に E 1 リンク状態を図 3 に示す E 1 リンク使用可否情報上に反映する。

【0036】図 4 はリンク検証手順により送受信される各種信号のフォーマットを示し、この信号フォーマットは V 5. 2 インタフェースにより規定されているもので

ある。信号は図 4 の a. に示すように、14 オクテット (バイト) で構成され、先頭がフラグ (オクテット 1) で、次にエンベロブ機能アドレス (オクテット 2, 3), V 5 データリンクアドレス (オクテット 4, 5), 制御 (コントロール) フィールド (オクテット 6, 7), プロトコル識別子 (オクテット 8), 0 (オクテット 9), レイヤ 3 アドレス (オクテット 10), メッセージタイプ (オクテット 11), その後リンク制御機能情報エレメント (オクテット 12 ~ 14) とで構成される。図 4 の b. にリンク制御機能情報エレメント (Link Control Function I. E.) の 3 オクテットの内容を示す。

【0037】図 5 はリンク検証制御の実施例 1 のシーケンスであり、図中、5 は交換機 (L E), 6 はアクセスネットワーク (A N) を表す。

【0038】本発明の物理リンク検証制御方式は、L E 5 と A N 6 の何れも同様の構成 (図 2) を備え、その何れの側からも開始することができ、図 5 の例では L E から開始するものとし、以下に処理の順 (a ~ e) に説明する。

【0039】リンク検証手順実行制御部 21 a はリンク検証手順の開始要求を受け付けると (図 5 の a), T S O S a 7 状態監視制御部 21 b により要求された検証対象 E 1 リンクのタイムスロット 0 の奇数フレームの T S O S a 7 ビット値を判定する (図 5 の b)。判定の結果、S a 7 ビットが 0 であった場合、リンク検証手順実行制御部 21 a は、以降の F E - I D R e q (E 1 リンクの識別番号の検証要求) 送出による検証手順動作をとりやめ (図 5 の c), リンク検証実施の開始要求元にリンク検証成功 (未実施であることを表示) を通知する (図 5 の d)。リンク検証手順実行制御部 21 a は、当該 E 1 リンクを検証実施不可で且つ使用可能状態とみなし、その旨を E 1 リンク使用可否情報の格納部 21 c に格納する (図 5 の e)。上記の b において、判定の結果、S a 7 ビット値が通常の運用状態を表す 1 であった場合、リンク検証手順実行制御部 21 a は、予め定められたリンク検証手順を実施する。

【0040】これにより、当該検証対象の E 1 リンクを通話接続用に割り当てることができる。

【0041】図 6 はリンク検証制御の実施例 2 の制御シーケンスであり、図中、5, 6 は上記図 5 と同様にそれぞれ交換機 (L E), アクセスネットワーク (A N) を表す。

【0042】この実施例 2 では、上記図 5 の処理に対し T S の S a 7 ビットの判定処理及び F E - I D R e q 送出処理を含めた、T S O の S a 7 ビットの周期判定処理が行われ、以下に図 6 の制御シーケンスを処理順 (a ~ k) に説明する。

【0043】リンク検証手順実行制御部 21 a (図 2) は、リンク検証手順開始要求を生起して (図 6 の a),

TSOSSa7状態監視制御部21b(図2)により、要求された検証対象E1リンクのTSOSSa7ビット値を判定する(図6のb)。判定の結果、Sa7ビット値が0であった場合、リンク検証手順実行制御部21aは、以降のFE-IDRe q送出による検証手順動作を取りやめ(図6のc)、リンク検証手順開始要求元にリンク検証成功(未実施)を通知する(同d)。以上は上記図5と同様であるが、この後、このリンク検証手順成功を通知すると、リンク検証手順実行制御部21aは、当該E1リンクに関してSa7ビット値判定待ちタイマーの動作を開始し、タイマーが満了すると(図6のe)、TSOSSa7状態監視制御部21bにより、要求された検証対象E1リンクのTSOSSa7ビット値を判定する

(同f)。判定の結果、Sa7ビット値が0であった場合、今回の判定の試みが連続して2回か否か判定し(図6のg)、2回目の判定であれば対向するAN6に対しFE-IDRe lを送出する(同h)。なお、前記のgにおいて2回連続して0であるかの判定をしているが、3回以上連続しているか判定するようにしても良い。

【0044】リンク検証手順実行制御部21aは、当該E1リンクを検証実施不可で、且つ使用可能状態と見なし、その旨をE1リンク使用可否情報の格納部21c(図2)に設定する(図6のi)。

【0045】上記図6のbにおいて、Sa7ビット値が1であった場合は、リンク検証手順実行制御部21aは、①の経路で当該E1リンクの検証が実施可能で、且つ使用可能状態と見なし、その旨をE1リンク使用可否情報の格納部21cに設定して(同6のj)、予め定められたリンク検証手順を実施する(同k)。上記図6のfにおいて、Sa7ビット値が1であった場合も、同様にj、kの処理が行われる。

【0046】図7はリンク検証制御の実施例3の制御シーケンスであり、図中、5、6は上記図5～図7と同様にそれぞれ交換機(LE)、アクセスネットワーク(AN)を表す。

【0047】この実施例3では、上記図6の判定手順に対して更に、再度のFE-IDRe l送出処理を含めた、TSOSSa7ビット判定手順が行われ、以下に以下に図7の制御シーケンスを処理の順(a～p)に説明する。

【0048】LEのリンク検証手順開始要求により、リンク検証手順実行制御部21aは、上記図6のa～gと同様の手順(図7では一部省略)で、TSOSSa7状態監視制御部21bによる検証対象E1リンクのTSOSSa7ビット値判定が連続して2回目か否か判定し、もし2回目のSa7ビット0の判定であるならば、対向ANにFE-IDRe lを送出する(図7のh)。この時、リンク検証手順実行制御部21aは、当該E1リンクに関してSa7ビット値再判定待ちタイマーの動作を開始し、タイマーが満了すると、TSOSSa7状態監視制御

部21bにより検証対象E1リンクのTSOSSa7ビット値を判定する(図7のj)。

【0049】判定の結果、Sa7ビット値が0であった場合、リンク検証手順実行制御部21aは、再度対向ANにFE-IDRe lを送出し(図7のk)、当該E1リンクに関してSa7ビット値再判定待ちタイマーの動作を開始し(同l)、当該タイマーが満了すると、TSOSSa7状態監視制御部21bにより検証対象E1リンクのTSOSSa7b値を判定する(同m)。この判定の結果、Sa7ビット値が0であった場合、当該E1リンクを検証実施不可で且つ使用可能状態とみなし、その旨をE1リンク使用可否情報の格納部21cに格納する(図7のn)。

【0050】上記の図7のj及びmの判定において、Sa7ビット値が1の場合、リンク検証手順実行制御部21aは、当該E1リンクを検証実施可能で且つ使用可能状態とみなし(図7のo、p)、その旨をE1リンク使用可否情報の格納部21cに格納する。

【0051】図8はリンク検証制御の実施例4の制御シーケンスであり、図中、5、6は上記図5～図7と同様にそれぞれ交換機(LE)、アクセスネットワーク(AN)を表す。

【0052】この実施例4では、リンク検証手順実施中にFE-IDRe l送出後のTSOSSa7ビット値判定を行い、以下に図8の制御シーケンスを処理の順(a～q)に説明する。

【0053】リンク検証手順開始要求により(図8のa)、リンク検証手順実行制御部21aは、送出FE-IDRe qに対して(同b)、Sa7ビット値と共にFE-IDAc kが返信された際(同c、d)、TSOSSa7状態監視制御部21bにより、検証対象E1リンクのTSOSSa7ビット値を判定する(同e)。判定の結果、Sa7ビット値が0であると、リンク検証手順実行制御部21aは、対向ANにFE-IDRe lを送出し(図8のf)、当該E1リンク値再判定待ちタイマーの動作を開始し(同g)、当該タイマーが満了するとTSOSSa7状態監視制御部21bにより再度検証対象E1リンクのTSOSSa7ビット値を判定する(同i)。判定の結果、Sa7ビット値が0であると、リンク検証手順実行制御部21aは、対向ANに再度FE-IDRe lを送出し(図8のj)、当該E1リンク値再判定待ちタイマーの動作を開始し(同k)、タイマーが満了すると検証対象E1リンクのSa7ビット値を判定する(同m)。

【0054】この判定でSa7ビット値が0であると、リンク検証手順実行制御部21aはリンク検証手順開始要求元にリンク検証失敗(Sa7復旧不可)を通知し(同p)、当該E1リンクを検証実施不可且つ使用不可状態とみなし、その旨をE1リンク使用可否情報の格納部21cに格納する(同n)。

【0055】上記図8のi及びmのSa7ビット値の判定において、Sa7ビット値が1の場合、リンク検証手順実行制御部21aはリンク検証手順開始要求元にリンク検証成功(FE-IDAck受信時にSa7=0)を通知し(図8のl, o)、当該E1リンクを検証実施可能状態とみなし、その旨をE1リンク使用可否情報の格納部21cに格納する(図8のq)。

【0056】上記図8のeのSa7ビット値の判定において、Sa7ビット値が1の場合、リンク検証手順実行制御部21aは、リンク検証手順開始要求元にリンク検証失敗(FE-IDAck受信時にSa7=1)を通知し(図8のh)、当該E1リンクを検証実施可能で、且つ使用不可状態とみなし、上記の図8のnと同様にその旨をE1リンク使用可否情報の格納部21cに格納する。

【0057】図9はリンク検証制御の実施例5の制御シーケンスであり、図中、5、6は上記図5～図8と同様にそれぞれ交換機(LE)、アクセスネットワーク(AN)を表す。

【0058】この実施例5では、リンク検証手順とは独立してFE-IDRel送出によるE1リンク正常性確認手順を行うものであり、以下に図9の制御シーケンスを処理の順(a～g)に説明する。

【0059】E1リンク状態確認要求が発生し(図9のa)、これを受付けたリンク検証手順実行制御部21aは、TS0Sa7状態監視制御部21bにより、確認対象E1リンクのTS0Sa7ビット値を判定する(図9のb)。この判定の結果、Sa7ビット値が1であった場合、リンク検証手順実行制御部21aは、対向ANにFE-IDRelを送出し(図9のc)、当該E1リンクに関してSa7ビット値再判定待ちタイマーの動作を開始する(図9のd)。当該タイマーが満了した場合、TS0Sa7状態監視制御部21bにより確認対象E1リンクのTS0Sa7ビット値を判定する(図9のe)。この判定の結果、Sa7ビット値が1であった場合(図9のf)、リンク検証手順実行制御部21aは、当該E1リンクを検証実施不可で且つ使用可能状態とみなし、その旨をE1リンク使用可否情報の格納部21cに格納する(図9のg)。

【0060】図9の上記bの判定における判定の結果、Sa7ビット値が0であった場合、リンク検証手順実行制御部21aは、当該E1リンクを検証実施不可で且つ使用可能状態とみなし、その旨をE1リンク使用可否情報の格納部21cに格納する(図示省略)。

【0061】次に上記図2に示す機能ブロックのリンク制御プロトコル部21の中のリンク検証手順実行制御部21aにおいて上記実施例の制御シーケンスを実現するためのフローチャートを示す。なお、リンク検証手順実行制御部21aの機能は、リンク検証手順の周期起動の制御と検証種別の判定の制御を行うリンク検証手順実行

判定処理フロー(図10)とリンク検証手順実行の処理フロー(図11乃至図13)の2つで構成され、それぞれについて説明する。

【0062】図10に示すリンク検証手順実行判定処理フローでは、周期時間になって周期起動が開始されると(図10のS1)、起動する検証の種別を判定する(同S2)。検証種別が状態確認(異常と判定されたリンクについて現在の状態を確認すること)である場合は、状態確認実施要求をリンク検証手順実行の処理に対して発行し(図10のS3)、通常検証(プロトコルのメッセージのやりとりを行った上でSa7の状態を受け取ることによる検証)である場合は通常検証実施要求を発行する(同S4)。続いて、再起動タイマーを駆動し(図10のS5)、再起動タイマーがタイムアウトすると(同S6)、検証種別判定を再起動し(同S7)、処理を終了する。

【0063】図11乃至図13に示すリンク検証手順実行の処理フロー(その1)～(その3)は、上記の図7乃至図8に示す実施例3乃至実施例5の各制御シーケンスを含めてリンク検証手順実行制御部(図2の21a)において実現するための処理フローであり、以下に説明する。

【0064】最初に図11において、上記図10のS3、S4による状態確認実施要求または通常検証実施要求の発生に対し、制御要求が受け付けられると(図11のS1)、要求種別を判定し(同S2)、状態確認実施要求の場合は①の経路で後述する図13の処理に移行し、通常検証実施要求の場合は、Sa7ビット値判定回数カウンタを初期設定する(同S3)。この後、検証対象E1リンクのSa7ビット値判定は許容回数分実施したか判別し(図11のS4)、許容回数実施していないと、検証対象E1リンクのSa7ビット値を判定する(同S12)。このS12において、Sa7ビット=1の場合は③の経路で後述する図12のS16に移行し、Sa7ビット=0の場合は再判定タイマーを駆動し(図11のS14)、再判定タイマーがタイムアウトすると(同S15)、Sa7ビット値判定回数カウンタに1を加算し(同S15)、S4に戻る。

【0065】図11のS4においてSa7ビット値判定を許容回数分実施した場合は、Sa7ビット値判定回数カウンタを初期設定し(図11のS5)、検証対象E1リンクのSa7ビット値判定は許容回数分実施したか判別し(同S6)、許容回数分実施した場合は、②の経路で後述する図12のS25に移行して当該E1リンクを使用不可能として設定(図2のE1リンク使用可否情報の格納部21cに格納)する。S6の判定において許容回数分実施していないと判別されると、FE-IDRelを対向するANに送信し(図11のS7)、再判定タイマーを開始し(同S8)、再判定タイマーがタイムアウトすると(同S9)、検証対象E1リンクのSa7ビ

ット値を判定する（同S10）。Sa7ビットが0である場合は、Sa7ビット値判定回数カウンタを1だけ加算し（図11のS11）、S6に戻って処理を繰り返す。上記S10において、Sa7ビット値が1と判別されると、後述する図12のS16に移行する。

【0066】なお、上記図11のS3～S4、S12～S15の処理は、上記図11に示す実施例3の制御シーケンスのb、f、g等の制御処理に対応し、図11のS5～S11の処理は上記図11のh～nの処理に対応する。

【0067】図12の処理フローは、上記図8に示す実施例4の制御シーケンスにおけるLEのリンク検証手順実行制御部の処理に対応し、最初のS16は上記の図11のS10及びS12においてSa7ビット値が1の場合に実行される検証手順実施の内容である。この場合、Sa7ビット値判定回数カウンタを初期設定し（図12のS17）、検証対象E1リンクのSa7ビット値の判定は、許容回数分実施したか判別する（同S18）。ここで、許容回数に達していないことが判ると、FE-IDRelを送信し（図12のS19）、再判定タイマーを開始し（同S20）、再判定タイマーがタイムアウトすると（同S21）、検証対象E1リンクのSa7ビット値を判定し（同S22）、Sa7ビットが0であれば、Sa7ビット値判定回数カウンタを加算して（同S23）、S18に戻って許容回数分になるまで同様の処理を繰り返す。上記S18において、許容回数分実施したことが判ると、S25に移行して、上記に説明した通りにE1リンク使用不可の設定を行う。また、S22において、Sa7ビット値が1であることが判ると、E1リンク使用可能と設定する（同S24）。

【0068】次に図13の処理フローは、図11のS2の要求種別の判別において、状態確認である場合に実行され、その処理内容は上記図9に示す実施例5の制御シーケンスにおけるLEのリンク検証手順実行制御部の処理に対応する。最初に検証対象E1リンクのSa7ビット値を判定し（図13のS26）、Sa7ビット値が0の場合は処理を終了するが、Sa7ビット値が1の場合は、Sa7ビット判定回数カウンタを初期設定し（同S27）、検証対象E1リンクのSa7ビット値判定が許容回数分実施したか判別する（同S28）。この時、許容回数分に達した場合は、処理を終了するが、達しない場合はFE-IDRelを対向ANに送信し（図13のS29）、再判定タイマーを開始し（同S30）、再判定タイマーがタイムアウトすると（同S31）、検証対象E1リンクのSa7ビット値を判定する（同S32）。この判定でSa7ビットが1の場合は、E1リンクが使用可能としてE1リンク使用可否情報の格納部（図2の21c）に設定し（図13のS33）、Sa7ビットが0の場合は、Sa7ビット値判定回数カウンタに1を加算して（同S34）、S28に戻り同様の処理

を繰り返す。

【0069】上記S28において、検証対象E1リンクのSa7ビット値判定が許容回数分実施していた場合は、処理を終了する。

【0070】

【発明の効果】本発明の物理リンクの検証制御方式によれば、アクセスネットワーク（AN）と交換機（LE）間に実装されるE1リンクが正常に接続されていない旨を、標準の制御信号を用いて確認することが可能であり、また、当該異常リソースのシステムから切離しを効果的に実行することが可能である。これは、ANまたはLEシステムまたは、AN-LE間のV5.2インタフェースそのものの信頼性を高めることができる。

【図面の簡単な説明】

【図1】本発明の原理構成を示す図である。

【図2】実施例のハードウェア構成を示す図である。

【図3】E1リンク使用可否情報の構成を示す図である。

【図4】リンク検証手順により送受信される各種信号のフォーマットを示す図である。

【図5】リンク検証制御の実施例1のシーケンスを示す図である。

【図6】リンク検証制御の実施例2のシーケンスを示す図である。

【図7】リンク検証制御の実施例3のシーケンスを示す図である。

【図8】リンク検証制御の実施例4のシーケンスを示す図である。

【図9】リンク検証制御の実施例5のシーケンスを示す図である。

【図10】リンク検証手順実行判定の処理フローを示す図である。

【図11】リンク検証手順実行の処理フロー（その1）を示す図である。

【図12】リンク検証手順実行の処理フロー（その2）を示す図である。

【図13】リンク検証手順実行の処理フロー（その3）を示す図である。

【図14】V5.2インタフェースの基本構成図である。

【図15】E1フレーム構成とTS0情報の定義を示す図である。

【図16】V5.2インタフェースの機能を示す図である。

【図17】リンク検証手順の成功列を示す図である。

【図18】リンク検証手順の失敗列を示す図である。

【図19】リンク検証手順が失敗する原因となる接続例を示す図である。

【符号の説明】

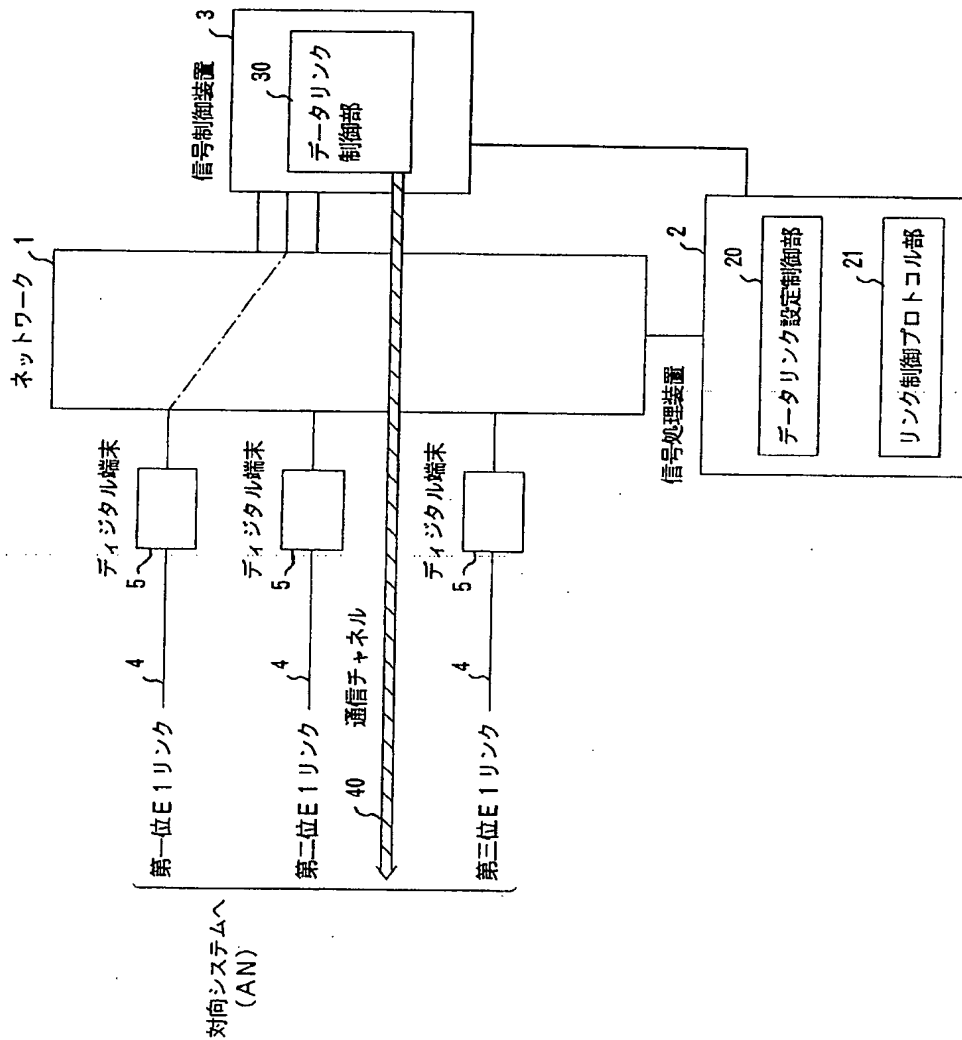
1 ネットワーク

17
2 信号処理装置
20 データリンク設定制御部
21 リンク制御プロトコル部
3 信号制御装置

18
30 データリンク制御部
5 デジタル端末
40 通信チャネル

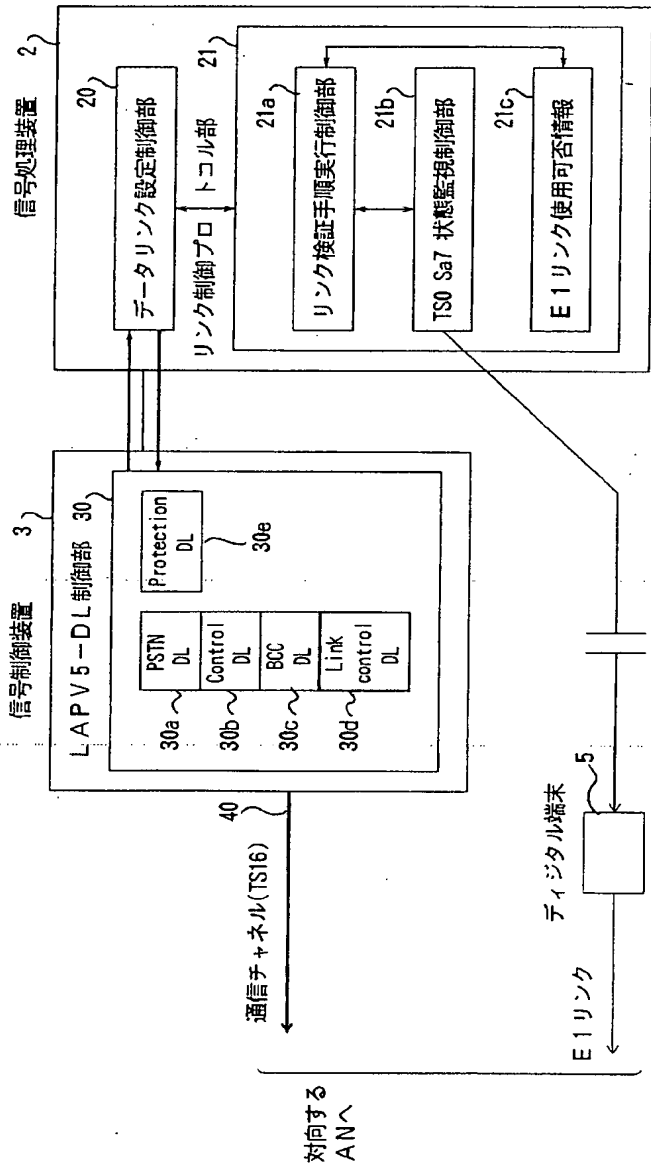
【図1】

本発明の原理構成



【図2】

実施例の構成



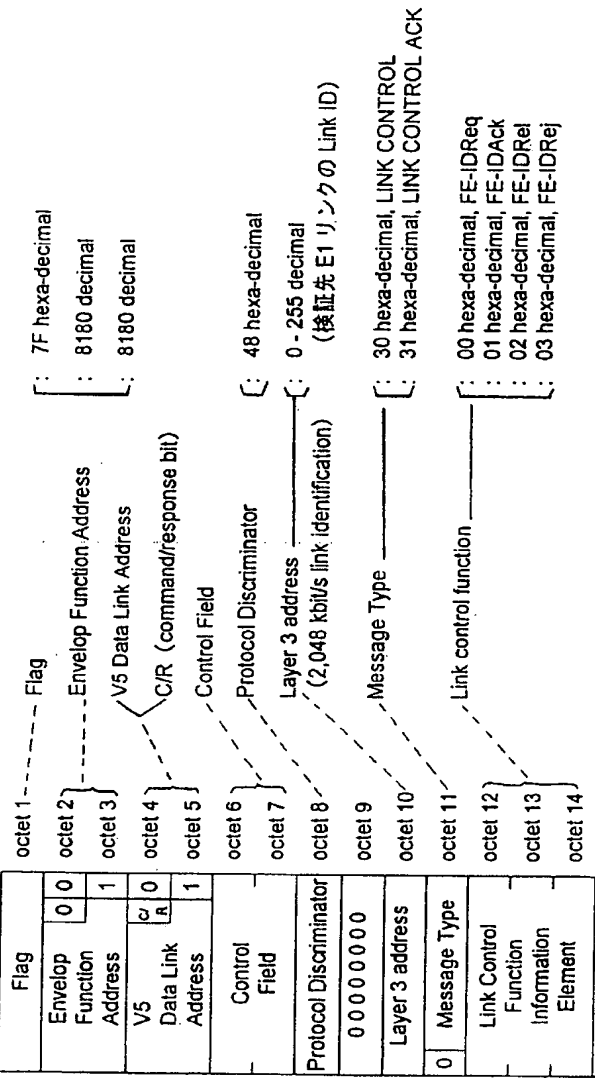
【図3】

E1リンク使用可否情報の構成

| E1リンク識別 (Link ID) | 使用可否状態 | Sa7判定結果 | Sa7判定回数 | 検証実施可否 | 検証実行状態 | 検証結果履歴 |
|-------------------|--------|---------|---------|--------|--------|--------|
| 100 | 使用可能 | 1 | - | - | 実施済 | 成功 |
| 200 | 使用不可 | 1 | 4 | 実施可能 | 実施済 | 失敗 |
| 210 | 使用可能 | 0 | 5 | 実施不可 | 未実施 | - |
| 220 | 使用可能 | 1 | 1 | - | 実施中 | - |
| : | : | : | : | : | : | : |
| 250 | 使用不可 | 0 | 4 | 実施不可 | 実施済 | 失敗 |

【図 4】

リンク検証手順により送受信される各種信号のフォーマット



a.

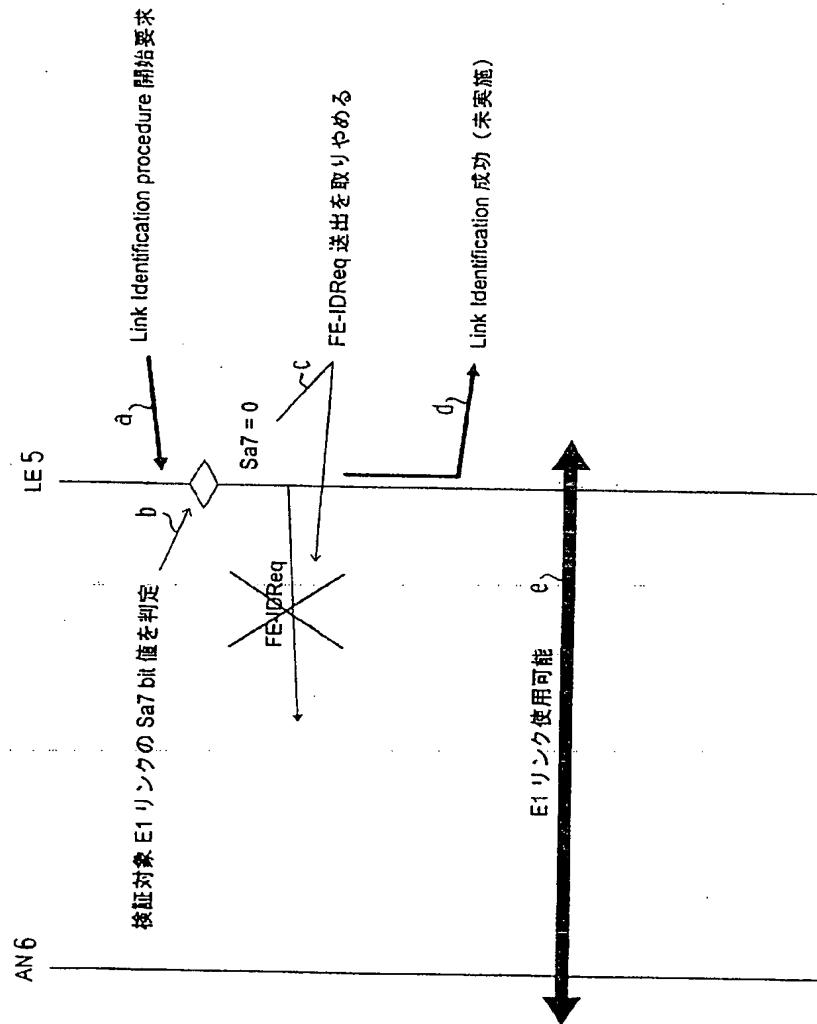
Link Control Function I.E.の内容

| |
|-------------------------|
| 00110000 |
| 00000001 |
| 1 Link control function |

b.

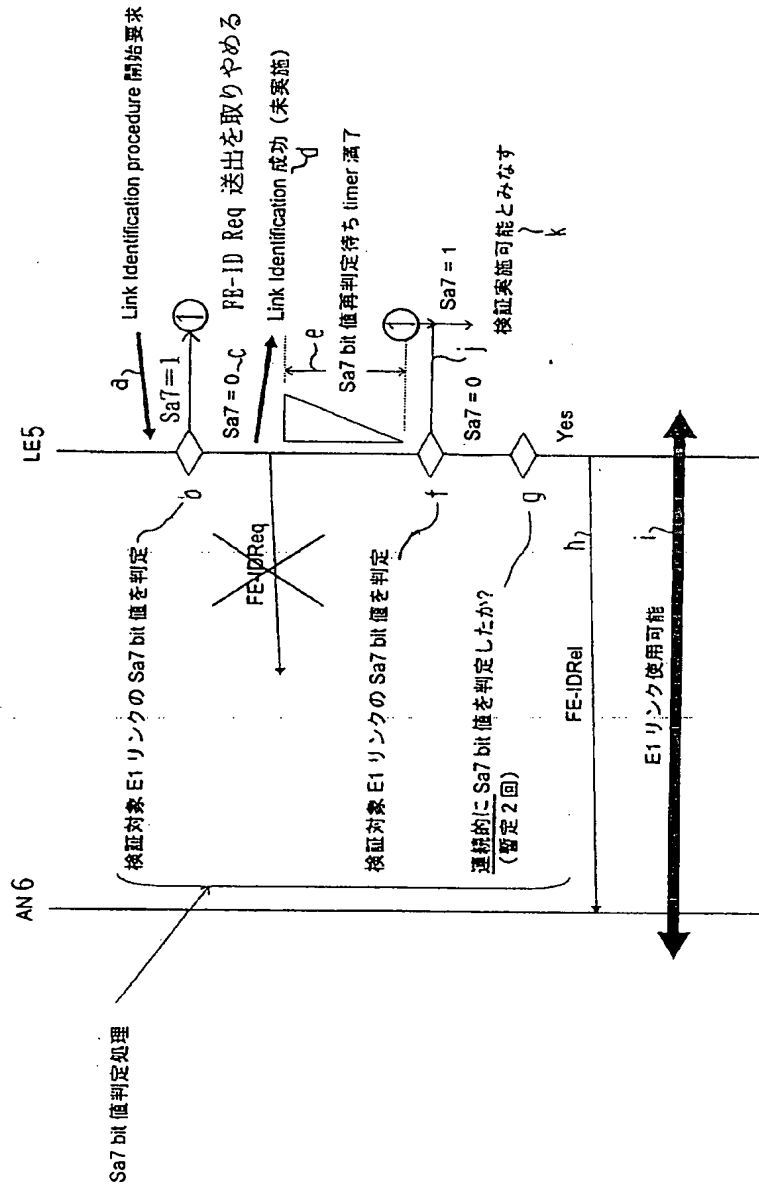
【図 5】

リンク検証制御の実施例 1 のシーケンス



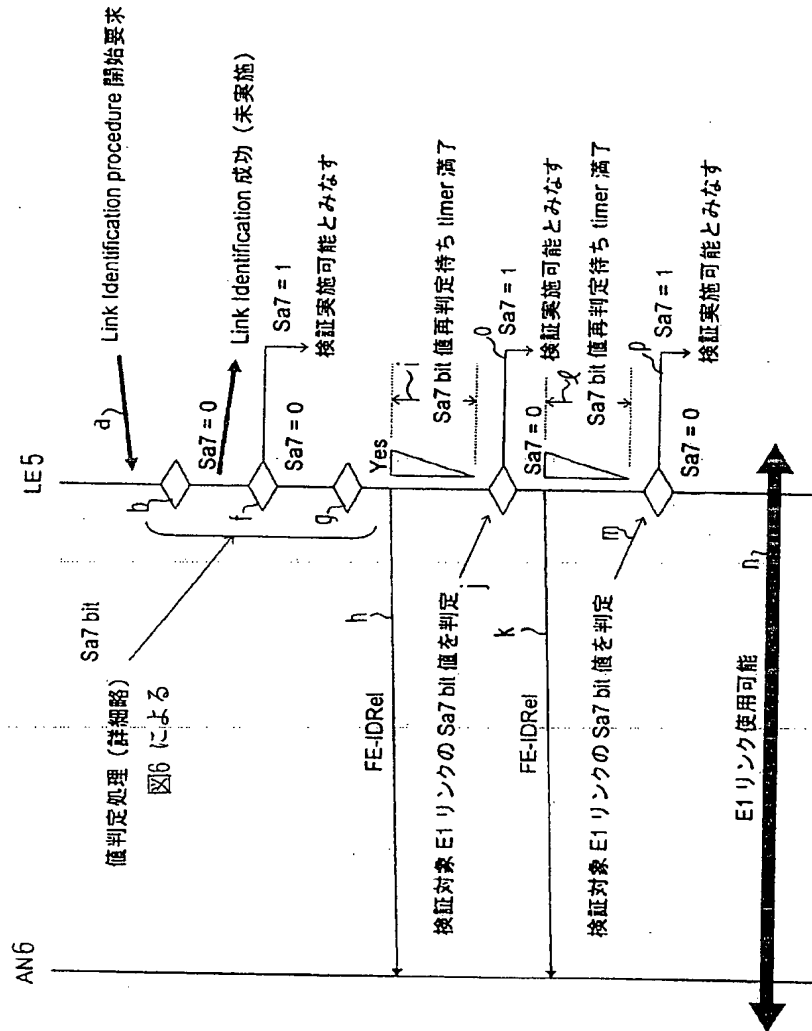
【図6】

リンク検証制御の実施例2のシーケンス

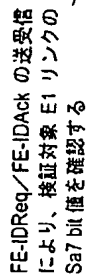


【図7】

リンク検証制御の実施例3のシーケンス

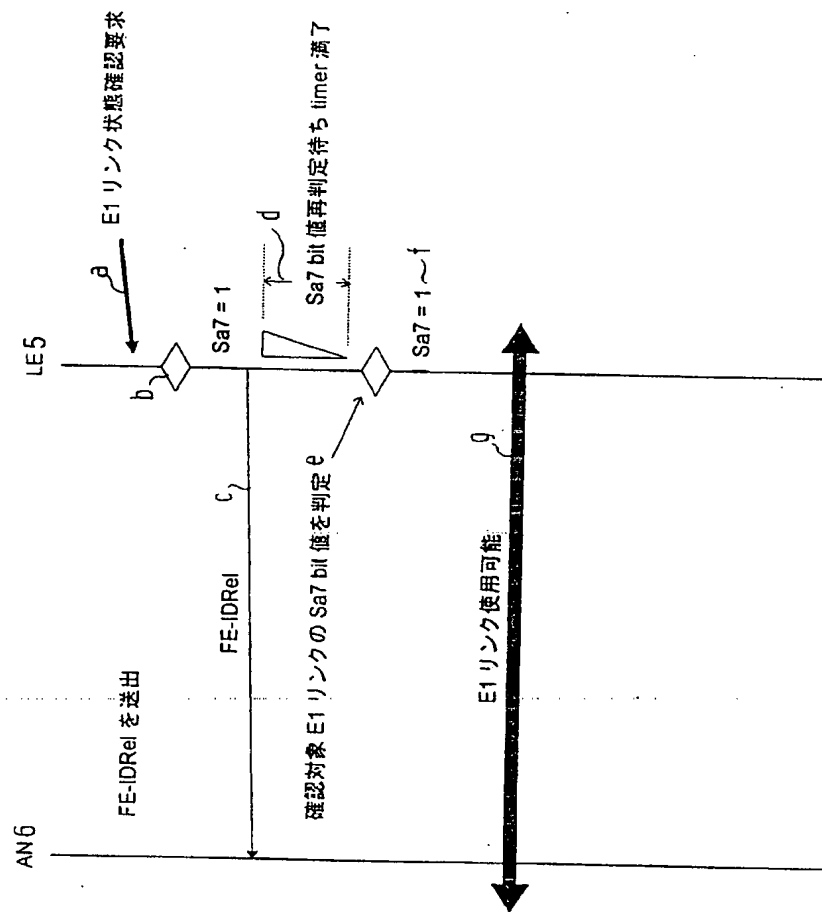


リンク検証制御の実施例4のシーケンス



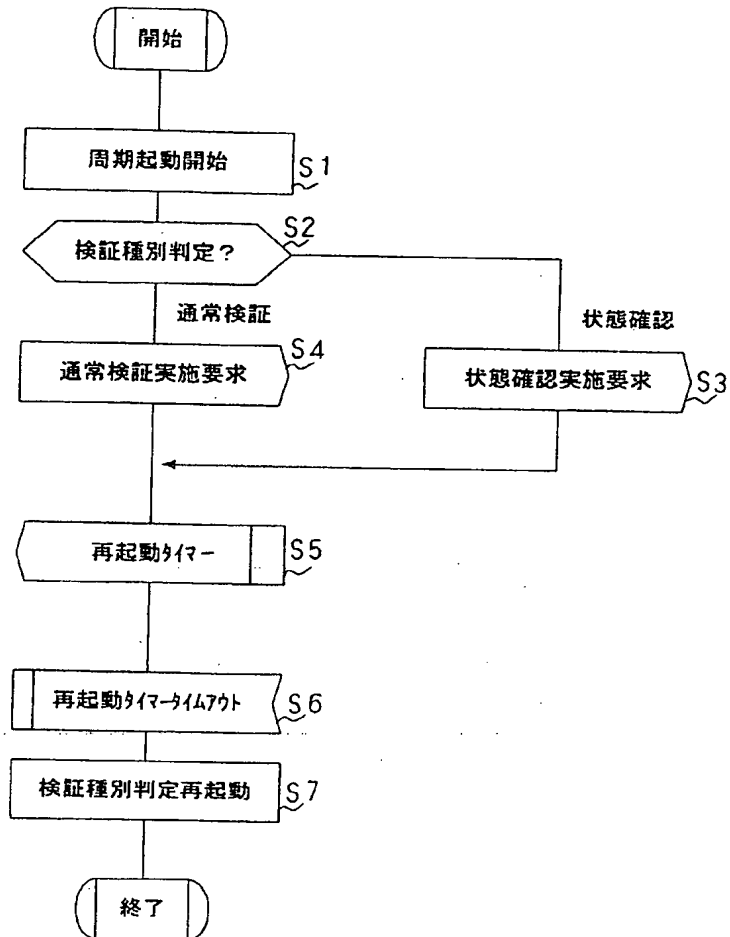
【図 9】

リンク検証制御の実施例 5 のシーケンス



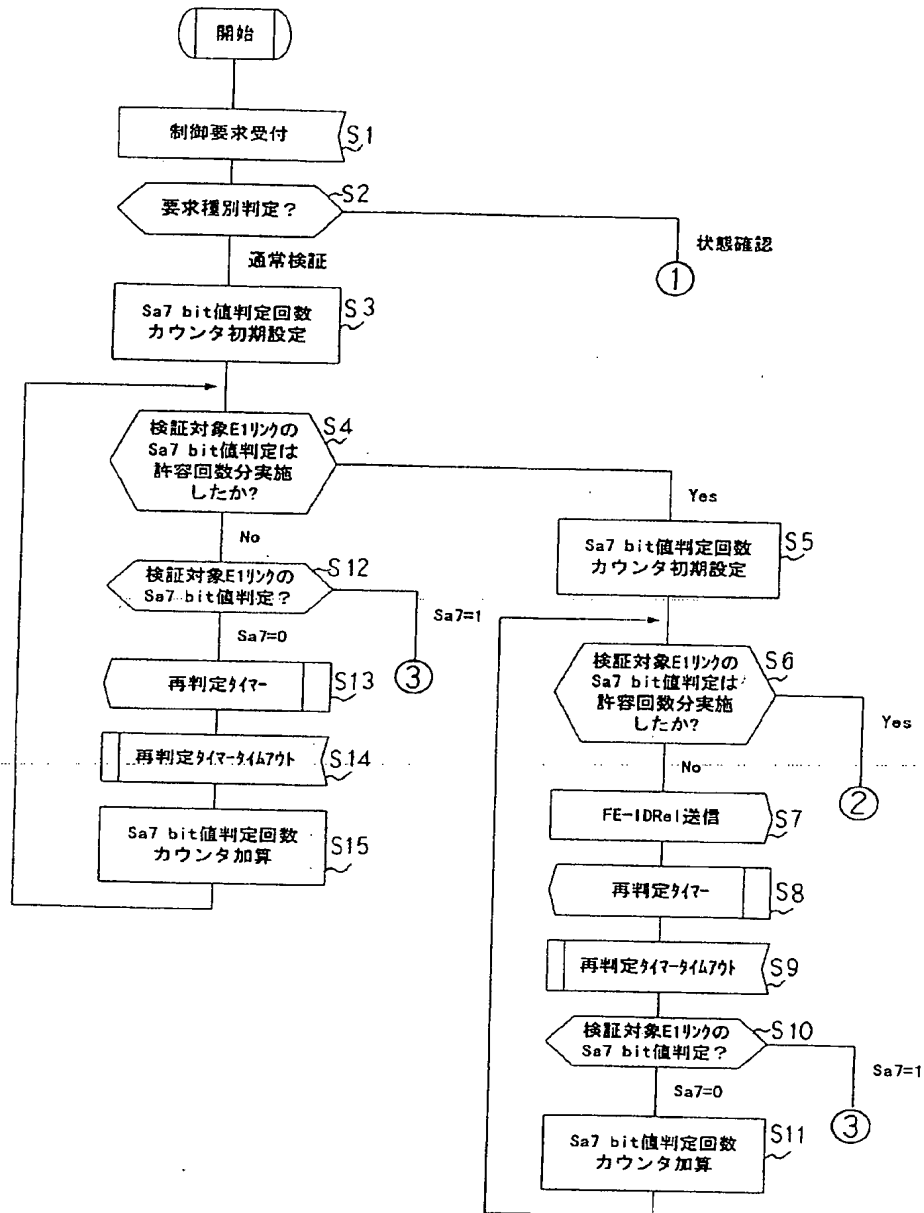
【図10】

リンク検証手順実行判定の処理フロー



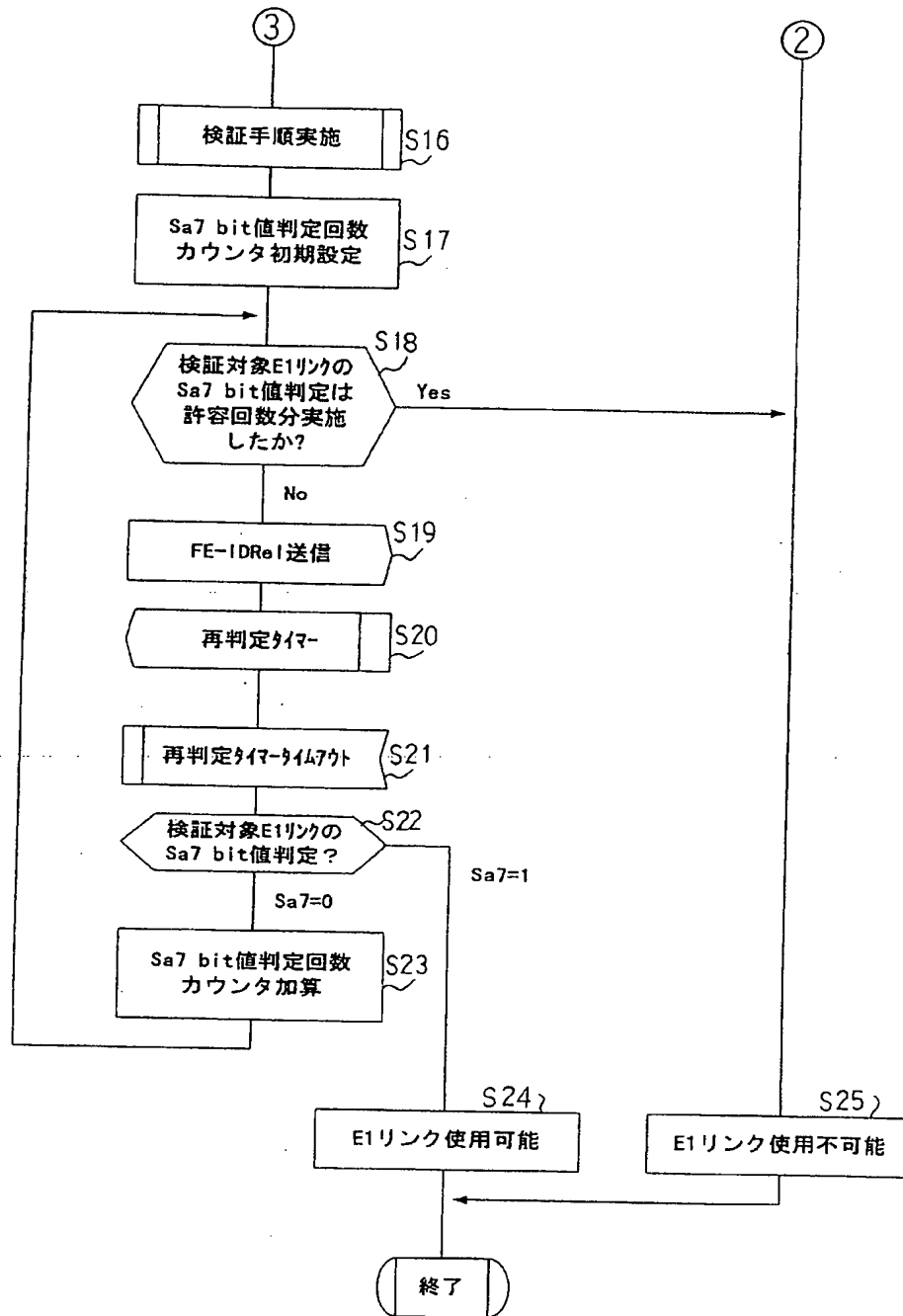
【図 11】

リンク検証手順実行の処理フロー（その1）



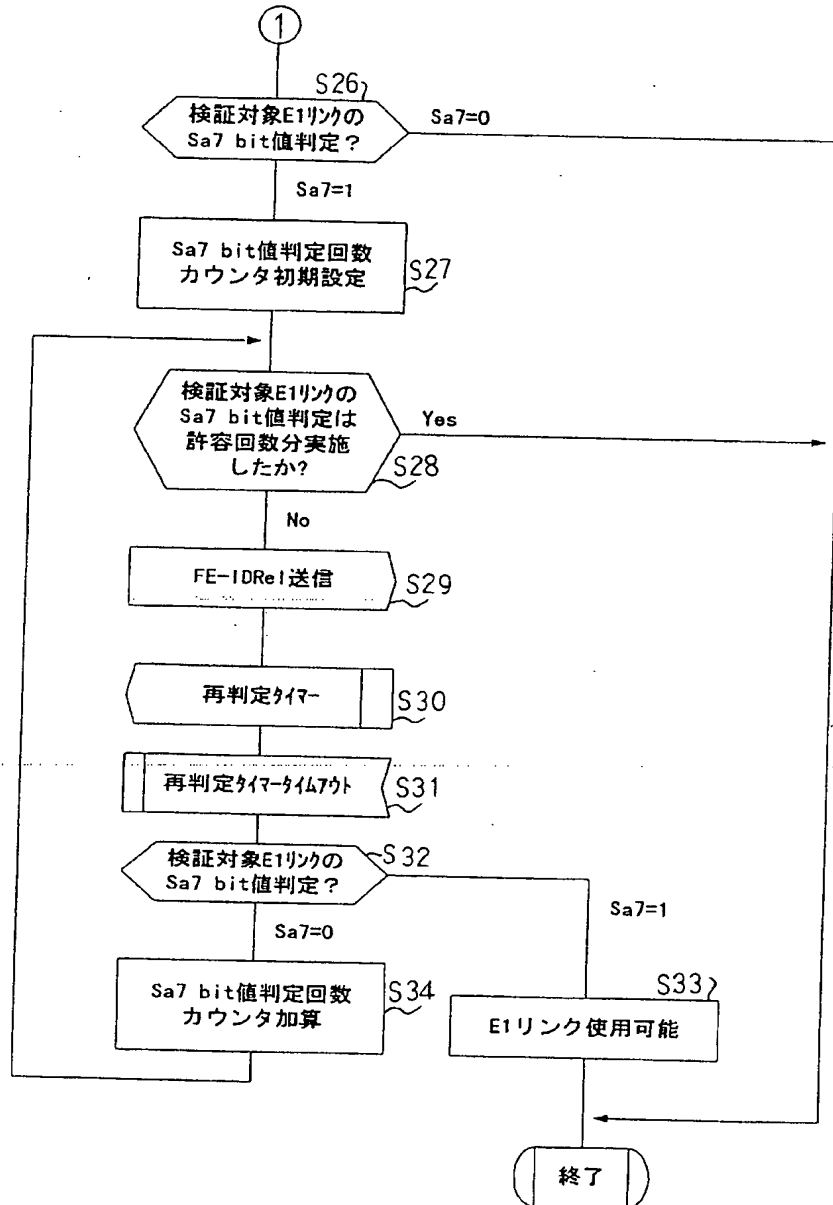
【図12】

リンク検証手順実行の処理フロー（その2）



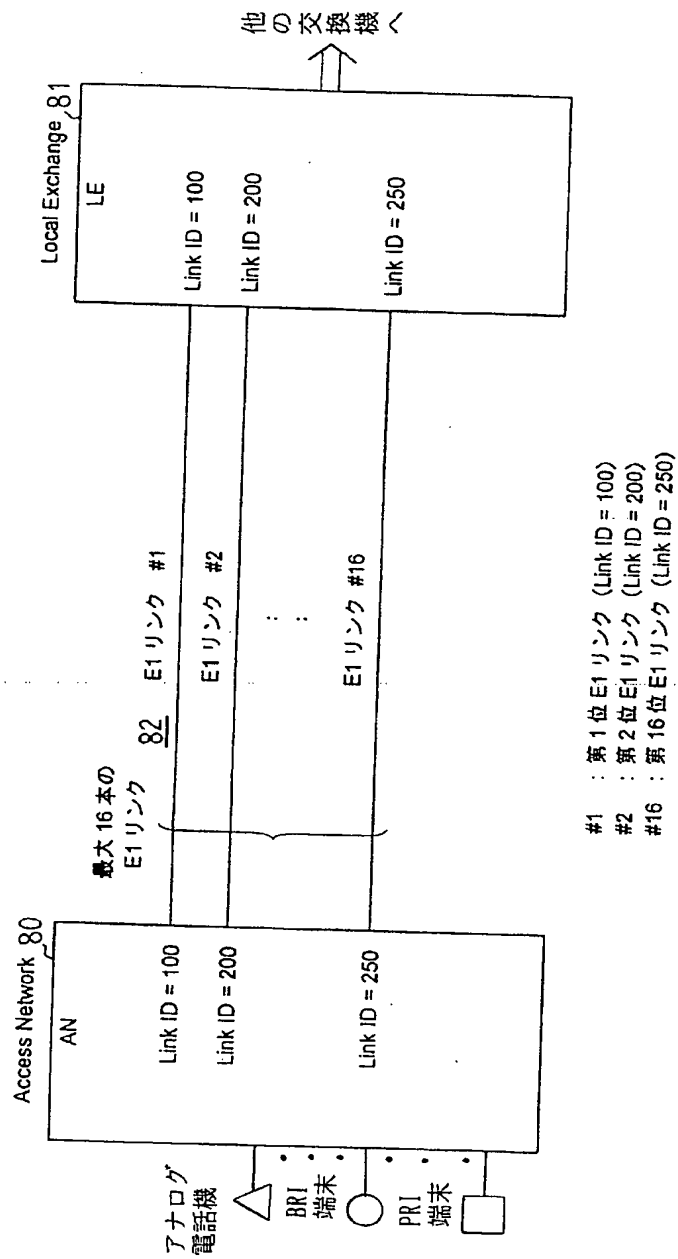
【図13】

リンク検証手順実行の処理フロー（その3）



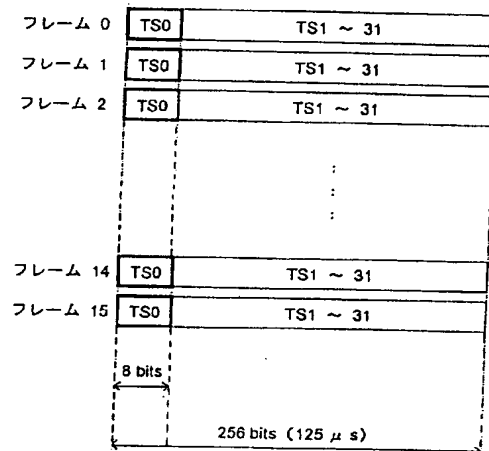
【図 14】

V5. 2 インタフェースの基本構成



【図 15】

E1 フレーム構成と TS0 情報の定義



A.

| フレーム 番号 | TS0 のビット 1~8 | | | | | | | |
|------------|--------------|---|---|-----|-----|-----|-----|-----|
| | 1 | 2 | 3 | 4 | 5 | 6 | 7 | 8 |
| 0 | C1 | 0 | 0 | 1 | 1 | 0 | 1 | 1 |
| 1 | 0 | 1 | A | Sa4 | Sa5 | Sa6 | Sa7 | Sa8 |
| 2 | C2 | 0 | 0 | 1 | 1 | 0 | 1 | 1 |
| 3 | 0 | 1 | A | Sa4 | Sa5 | Sa6 | Sa7 | Sa8 |
| 4 | C3 | 0 | 0 | 1 | 1 | 0 | 1 | 1 |
| 5 | 1 | 1 | A | Sa4 | Sa5 | Sa6 | Sa7 | Sa8 |
| 6 | C4 | 0 | 0 | 1 | 1 | 0 | 1 | 1 |
| 7 | 0 | 1 | A | Sa4 | Sa5 | Sa6 | Sa7 | Sa8 |
| 8 | C1 | 0 | 0 | 1 | 1 | 0 | 1 | 1 |
| 9 | 1 | 1 | A | Sa4 | Sa5 | Sa6 | Sa7 | Sa8 |
| 10 | C2 | 0 | 0 | 1 | 1 | 0 | 1 | 1 |
| 11 | 1 | 1 | A | Sa4 | Sa5 | Sa6 | Sa7 | Sa8 |
| 12 | C3 | 0 | 0 | 1 | 1 | 0 | 1 | 1 |
| 13 | E | 1 | A | Sa4 | Sa5 | Sa6 | Sa7 | Sa8 |
| 14 | C4 | 0 | 0 | 1 | 1 | 0 | 1 | 1 |
| 15 | E | 1 | A | Sa4 | Sa5 | Sa6 | Sa7 | Sa8 |

B.

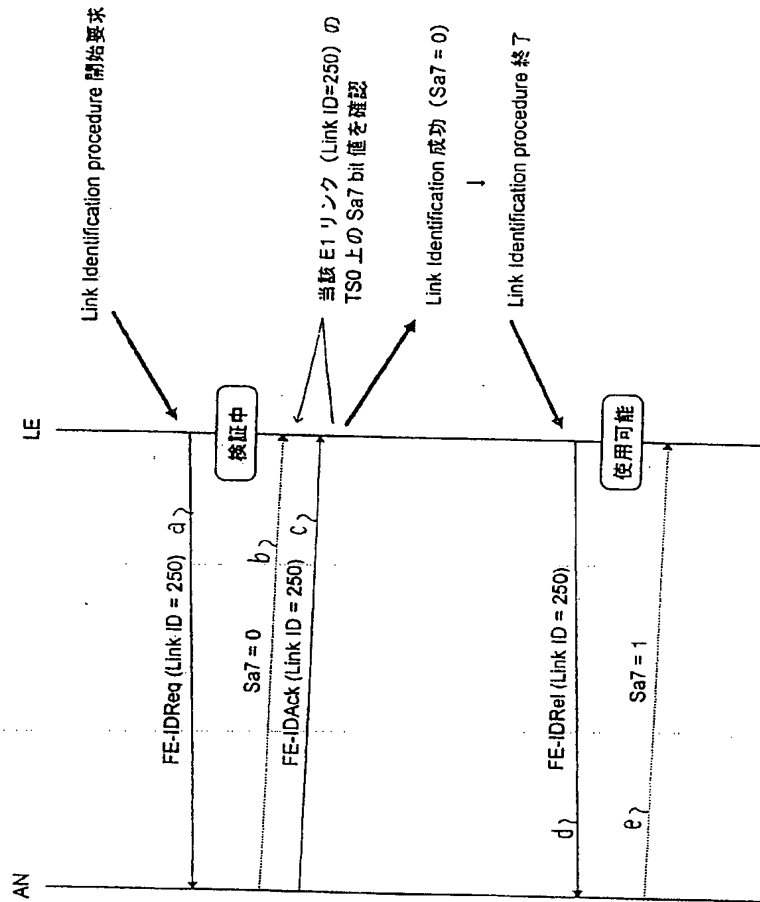
【図16】

V5. 2インタフェースの機能

| 通信プロトコル種別 | 目的・機能 |
|-----------------------|-----------------------------|
| PSTN signalling | PSTN呼接続を制御する |
| Control protocol | AN収容加入者状態、ならびに、LE/AN状態を制御する |
| BCC protocol | LE-AN間ベアラチャネルの状態を制御する |
| Protection protocol | LE-AN間通信状態を制御する |
| Link Control protocol | LE-AN間E1リンクの状態を制御する |

【図17】

リンク検証手順の成功例

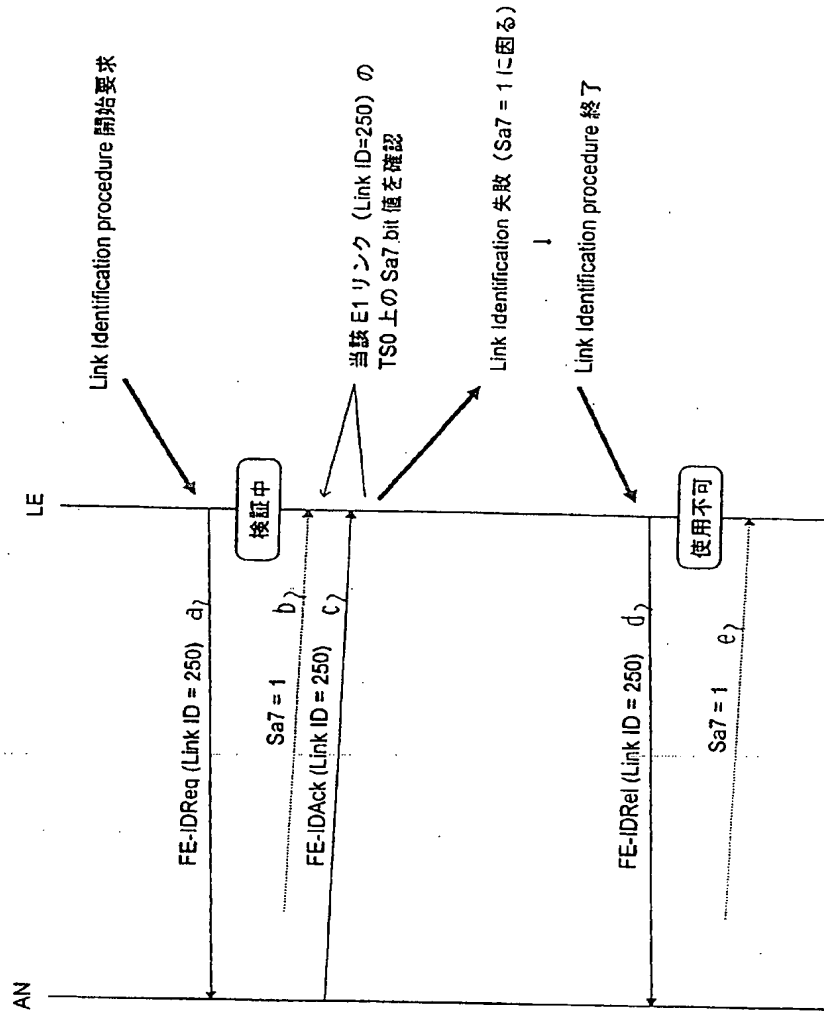


指定 E1 リンク (Link ID=250) の TS0 上の Sa7 bit 値を 0 に設定し、FE-IDAck を返信する。

当該 E1 リンク (Link ID=250) の TS0 上の Sa7 bit 値を 1 に設定する。

【図18】

リンク検証手順の失敗例



【図19】

リンク検証手順が失敗する原因となる接続例

